

Game of Death

Adr.	1	2	3	4	Opcode	Operand	Marke	Kommentar
0000	71				REDD, 1		INIT	Input → R1
0001	01				LODZ, 1		META	R1 → R0
0002	F0				WRTD, 0		...	R0 → Output

0003	06	71			LODI, 2	71	LOOP	R2 = 113
0005	07	C2			LODI, 3	C2	...	R3 = 194
0007	FA	7E			BDRR, 2	7E	...	R2 - 1 != 0
0009	FB	7C			BDRR, 3	7C	...	R3 - 1 != 0

000B	F4	01			TMI, 0	01	A(1)	bit0 testen
000D	18	10			BCTR	10	...	nach A(2)
000F	F4	80			TMI, 0	80	H	bit7 testen
0011	18	02			BCTR	02	...	
0013	1B	14			BCTR	14	...	nach LOAD
0015	F4	40			TMI, 0	40	...	bit6 testen
0017	18	02			BCTR	02	...	
0019	1B	0E			BCTR	0E	...	nach LOAD
001B	A5	80			SUBI, 1	80	...	Praebit7 - 1
001D	1B	0A			BCTR	0A	...	nach LOAD
001F	F4	02			TMI, 0	02	A(2)	bit1 testen
0021	18	02			BCTR	02	...	
0023	1B	69			BCTR	69	...	nach H
0025	A5	01			SUBI, 1	01	...	Praebit0 - 1
0027	1B	65			BCTR	65	...	nach H

0029	06	05			LODI, 2	05	LOAD	R2 = 5
002B	07	02			LODI, 3	02	...	R3 = 2

002D	F4	02			TMI, 0	02	B(a)	bit1 testen
002F	18	15			BCTR	15	...	nach B(b)
0031	F4	01			TMI, 0	01	...	bit0 testen
0033	18	3F			BCTR	3F	...	nach i
0035	F4	04			TMI, 0	04	...	bit2 testen
0037	18	3B			BCTR	3B	...	nach i
0039	F4	08			TMI, 0	08	...	bit3 testen
003B	18	37			BCTR	37	...	nach i
003D	F5	02			TMI, 1	02	...	praebit1 testen
003F	18	33			BCTR	33	...	nach i
0041	8D	00	F2		ADDr, 1	F2	...	Praebit1 + 1
0044	1B	2E			BCTR	2E	...	nach i

0046	F4	01			TMI, 0	01	B(b)	bit0 testen
0048	18	1C			BCTR	1C	...	nach B(c)
004A	F4	04			TMI, 0	04	...	bit2 testen
004C	18	26			BCTR	26	...	nach i
004E	F5	02			TMI, 1	02	...	praebit1 testen
0050	18	02			BCTR	02	...	Nach 0054
0052	1B	20			BCTR	20	...	nach i
0054	A5	02			SUBI, 1	02	...	Praebit1 - 1
0056	F5	01			TMI, 1	01	...	praebit0 testen
0058	18	03			BCTR	03	...	nach 5D

Game of Death

005A	8D	00	F1		ADDr, 1	F1	...	PraeBit0 + 1
005D	F5	04			TMI, 1	04	...	praeBit2 testen
005F	18	13			BCTR	13	...	nach i
0061	8D	00	F3		ADDr, 1	F3	...	PraeBit2 + 1
0064	1B	0E			BCTR	0E	...	nach i

0066	F4	04			TMI, 0	04	B(c)	bit2 testen
0068	18	02			BCTR	02	...	nach 006C
006A	1B	08			BCTR	08	...	nach i
006C	F5	02			TMI, 1	02		praeBit1 testen
006E	18	02			BCTR	02	...	Nach 0072
0070	1B	02			BCTR	02	...	nach i
0072	A5	02			SUBI, 1	02	...	PraeBit1 - 1

0074	FA	17			BDRR, 2	17	i	R2 - 1 != 0
0076	FB	09			BDRR, 3	09	j	R3 - 1 != 0

0078	50				Rrr, 0		ROT 3	Rotiere R0 1 nach rechts
0079	50				Rrr, 0		...	Rotiere R0 1 nach rechts
007A	50				Rrr, 0		...	Rotiere R0 1 nach rechts
007B	51				Rrr, 1		...	Rotiere R1 1 nach rechts
007C	51				Rrr, 1		...	Rotiere R1 1 nach rechts
007D	51				Rrr, 1		...	Rotiere R1 1 nach rechts
007E	1F	00	01		BCTA	0001	END	nach META

0081	06	01			LODI, 2	01	RELOAD	R2 = 1
0083	50				Rrr, 0		ROT 2	Rotiere R0 1 nach rechts
0084	51				Rrr, 1		...	Rotiere R1 1 nach rechts
0085	F4	02			TMI, 0	02	G(a)	bit1 testen
0087	1C	00	46		BCTA	0046	...	nach B(b)
008A	1F	00	78		BCTA	0078	...	nach ROT 3

008D	50				Rrr, 0		ROT 1	Rotiere R0 1 nach rechts
008E	51				Rrr, 1		...	Rotiere R1 1 nach rechts
008F	1F	00	2D		BCTA	002D	...	nach B(a)

00F1	01						STORE	Speicher für Addition
00F2	02						...	nötig, da direkte Addition
00F3	04						...	im Test Fehlverhalten